

9. Ту Ю. Современная теория управления. – М.: Машиностроение, 1971.
10. Ушаков Е.П. Розробка методу алгоритмічного синтезу адаптивних систем керування нестационарними об'єктами, що задані параметричною функцією / Вісник Нац. ун-ту "Львівська політехніка". – 2003. – № 481. – С. 89–94.
11. Ушаков Е.П. Синтез системи оцінок стану об'єкта керування в параметричному і фазовому просторах // Збірник матеріалів конф. "Вимірювальна та обчислювальна техніка в технологічних процесах". – Хмельницький, 2003. – С. 23–24.
12. Ушаков Е.П., Чабанюк Ю.А. Відновлення вектора стану нелінійної динамічної системи / Вестник ХГТУ. – Херсон. – 2002. – № 1. – С. 224–230.
13. Ушаков Э.П. Синтез беспиковых систем идентификации нестационарных объектов управления // Математические модели в образовании, науке и промышленности. – СПб, 2003. – С. 230–235.
14. Ушаков Э.П. Синтез рекуррентного алгоритма оценки фазового состояния линейных нестационарных объектов управления / Материалы междунауч.-технической конф. "Автоматизация: проблемы, идеи, решения." – Севастополь, 2003. – С. 165–168.

**І.Цмоць, С.Стрямець**

Національний університет "Львівська політехніка"

УДК 681.325

## ПАРАЛЕЛЬНІ АЛГОРИТМИ ТА НВІС-СТРУКТУРИ ОБЧИСЛЕННЯ СУМ ПАРНИХ ДОБУТКІВ

© Цмоць І., Стрямець С., 2003

*Розроблено орієнтовані на НВІС-реалізації алгоритми та структури обчислення сум парних добутоків, які реалізують обчислення у базисі елементарних операцій, враховують величину зміни значень операндів і налаштовуються на інтенсивність надходження даних. Оцінено основні параметри розроблених структур.*

*Algorithms and structures for computing of sums of two-factor products oriented to VLSI realizations are developed. The algorithms and structures realize the calculations in the basis of elementary operations, take into account value of the operand change and adjust for intensity of data inflow intensity. Main parameters of the developed structures are estimated.*

### Вступ

Серед всієї сукупності операцій, які найчастіше використовуються в алгоритмах цифрової обробки сигналів і нейроалгоритмах, особливої уваги заслуговує операція

обчислення сум парних добутоків [1–3]. Традиційно обчислення такої операції здійснюється за такою формулою:

$$Z = \sum_{j=1}^m A_j B_j = A_1 B_1 + A_2 B_2 + \dots + A_m B_m. \quad (1)$$

При обчисленні сум парних добутоків за формулою (1) потрібно виконати  $m$  множень і  $m-1$  додавань [4]. У значній частині застосувань суми парних добутоків необхідно обчислювати над інтенсивними потоками даних в реальному масштабі часу на апаратних засобах з високою ефективністю використання обладнання. Забезпечити такі вимоги можливо шляхом використання конвеєрних паралельно-потоккових НВІС-пристроїв, структура яких відображає алгоритм обчислення сум парних добутоків та враховує інтенсивність надходження потоків даних

$$P_d = knF_d, \quad (2)$$

де  $k$  – кількість каналів надходження даних;  $n$  – розрядність даних;  $F_d$  – частота надходження даних.

Для НВІС-реалізацій ефективність використання обладнання – це інтегральний параметр, який зв'язує продуктивність пристрою з витратами обладнання на його реалізацію та оцінює елементи (вентилі) НВІС за продуктивністю [5–8]. Кількісна величина ефективності використання обладнання визначається так:

$$E = \frac{1}{WT}, \quad (3)$$

де  $W$  – витрати обладнання на НВІС для обчислення сум парних добутоків;  $T$  – час обчислення сум парних добутоків.

Для забезпечення обробки потоків даних у реальному часі необхідно узгодити інтенсивність надходження даних  $P_d$  з пропускною здатністю конвеєра НВІС-пристрою  $D_k = F_k m h$ , де  $F_k$  – тактова частота роботи конвеєра,  $m$  – кількість трактів обробки,  $h$  – кількість розрядів, для яких формуються часткові добутки. У випадку, коли  $m$  – величина постійна, таке узгодження досягається шляхом зміни частоти роботи конвеєра  $F_k$  або вибором необхідної кількості розрядів  $h$  для одночасного формування часткових добутоків. Задача проектування НВІС-структур обчислення сум парних добутоків з високою ефективністю використання зводиться до мінімізації апаратних затрат при забезпеченні режиму реального часу.

Існують два підходи до апаратної реалізації обчислення сум парних добутоків [9, 10]. Перший з них ґрунтується на операціях множення, додавання, другий – на операціях додавання, інверсії та зсуву. Перший підхід переважно використовують при синтезі пристроїв обчислення сум парних добутоків на базі окремих мікросхем (помножувачів, суматорів), а другий – при НВІС-реалізаціях. Використання для НВІС-реалізацій алгоритмів на базі операцій додавання, інверсії та зсуву дозволяє оптимізувати пристрій за швидкістю, апаратними витратами та збільшити регулярність його структури. Основою таких алгоритмів є формування часткових добутоків з подальшим їх додаванням. Існуючі алгоритми та структури обчислення сум парних добутоків на базі елемен-

тарних операцій не враховують інтенсивність надходження і величину зміни вхідних даних.

У статті пропонуються нові алгоритми і НВІС-структури обчислення сум парних добутоків на основі елементарних операцій, де процес обчислення розглядається як виконання єдиної операції з врахуванням інтенсивності надходження та величин зміни значень вхідних даних.

### 1. Алгоритми обчислення сум парних добутоків

Для переходу до НВІС-алгоритмів обчислення сум парних добутоків у базисі елементарних операцій необхідно подати у цьому базисі операцію множення. Алгоритми множення можна розділити на дві групи: з прямим формуванням часткових добутоків і з формуванням часткових добутоків на базі попередніх обчислень. Для НВІС-реалізацій в основному використовуються алгоритми множення з прямим формуванням часткових добутоків, оскільки вони є регулярними та добре структурованими [9,10]. Найуживанішими з них є алгоритми множення з аналізом одного розряду множника та модифікований алгоритм Бута [11]. Множення чисел, що подані двійковим доповнювальним кодом, з аналізом одного розряду множника записується так:

$$C = AB = \sum_{i=0}^{n-1} (-1)^i 2^{-i} AB_i = \sum_{i=0}^{n-1} (-1)^i 2^{-i} P_i, \quad (5)$$

де  $n$  – розрядність множника;  $B_i$  – значення  $i$ -го розряду множника;  $P_i$  –  $i$ -й частковий добуток.

При множенні чисел за модифікованим алгоритмом Бута множник  $B$  розбивається на групи з трьох розрядів так, що сусідні групи мають один спільний розряд. Множник  $B$  розбивається на групи з молодших розрядів, причому молодший розряд наймолодшої групи завжди доповнюється нулем. Множення чисел за модифікованим алгоритмом Бута можна записати так:

$$C = \sum_{g=0}^{p-1} 2^{-2g} A(B_{g+1} B_g B_{g-1}), \quad (6)$$

де  $p = \lceil \frac{n+1}{2} \rceil$ . Для кожної  $g$ -ї групи розрядів множника  $B_{g+1} B_g B_{g-1}$  формування часткового добутку здійснюється множенням  $A$  на відповідний коефіцієнт  $K_g$ . Значення  $K_g$  визначається як сума ваг ненульових цифр групи розрядів множника  $B_{g+1} B_g B_{g-1}$ , де  $B_{g-1}$  має вагу мінус два, а  $B_g$  та  $B_{g+1}$  – одиницю. Коефіцієнт  $K_g$  формується за таким виразом:

$$K_g = \begin{cases} 2, & \text{коли } B_{g+1} = 0, B_g = B_{g-1} = 1; \\ 1, & \text{коли } B_{g+1} = 0, B_g \neq B_{g-1}; \\ 0, & \text{коли } B_{g+1} = B_g = B_{g-1}; \\ -1, & \text{коли } B_{g+1} = 1, B_g \neq B_{g-1}; \\ -2, & \text{коли } B_{g+1} = 1, B_g = B_{g-1} = 0. \end{cases} \quad (7)$$

При формуванні часткових добутоків операцію множення на два доцільно реалізувати зсувом на один розряд вліво, а зміну знака – інверсією всіх розрядів множеного з подальшим додаванням одиниці до молодшого розряду. Замінивши у формулу (6) розряди  $B_{g+1} B_g B_{g-1}$  на коефіцієнт  $K_g$ , отримаємо:

$$C = \sum_{g=0}^{p-1} 2^{-2g} AK_g = \sum_{g=0}^{p-1} 2^{-2g} P_g, \quad (8)$$

З формули (8) видно, що множення за модифікованим алгоритмом Бута зводиться до формування та підсумовування часткових добутоків  $P_g$ , причому кожний  $P_g$  частковий добуток зсунутий відносно  $P_{g-1}$  на два розряди вправо.

Для послідовності множень над операндами, значення яких для кожного наступного множення змінюється у межах  $r$  молодших розрядів плюс знаковий розряд, пропонується такий алгоритм множення:

$$C_f = C_{f-1} + \Delta AB_{f-1} + \Delta BA_f, \quad (9)$$

де  $C_{f-1}$  –  $f-1$ -й добуток;  $\Delta A = A_f - A_{f-1}$ ,  $\Delta B = B_f - B_{f-1}$ ;  $A_f, B_f$  –  $f$ -і операнди;  $A_{f-1}, B_{f-1}$  –  $(f-1)$ -і операнди. Алгоритм такого множення у базисі елементарних буде мати такий вигляд:

$$C_f = C_{f-1} + P_0 + \sum_{l=1}^f 2^{-(n-r-l+1)} P_l, \quad (10)$$

$$P_0 = \begin{cases} 0, & \text{коли } 3n\Delta A = 3n\Delta B = 0; \\ -B_{f-1}, & \text{коли } 3n\Delta A = 1; 3n\Delta B = 0; \\ -A_f, & \text{коли } 3n\Delta A = 0; 3n\Delta B = 1; \\ -B_{f-1} - A_f, & \text{коли } 3n\Delta A = 3n\Delta B = 1; \end{cases} \quad (11)$$

$$P_l = \begin{cases} 0, & \text{коли } \Delta A_l = \Delta B_l = 0; \\ B_{f-1}, & \text{коли } \Delta A_l = 1; \Delta B_l = 0; \\ A_f, & \text{коли } \Delta A_l = 0; \Delta B_l = 1; \\ B_{f-1} + A_f, & \text{коли } \Delta A_l = \Delta B_l = 1, \end{cases} \quad (12)$$

де  $3n\Delta A$ ,  $3n\Delta B$  – знакові розряди чисел відповідно  $\Delta A$  і  $\Delta B$ ;  $\Delta A_l$ ,  $\Delta B_l$  –  $l$ -і розряди чисел відповідно  $\Delta A$  і  $\Delta B$ .

Використаємо розглянуті алгоритми множення для синтезу алгоритмів обчислення сум парних добутоків у базисі елементарних операцій. Для НВІС-реалізацій алгоритми обчислення сум парних добутоків доцільно звести до інтегральної макрооперації групового підсумовування. При такому підході алгоритм обчислення сум парних добутоків з аналізом одного розряду для формування часткових добутоків запишеться так:

$$Z = \sum_{l=1}^m A_l B_l = \sum_{j=1}^m \sum_{i=0}^{m-1} (-1)^i 2^{-i} P_{j+i}, \quad (13)$$

Обчислення сум парних добутоків з використанням для формування часткових добутоків модифікованого алгоритму Бута запишеться так:

$$Z = \sum_{j=1}^m A_j B_j = \sum_{j=1}^m \sum_{k=0}^{p-1} 2^{-2k} P_{j,k}. \quad (14)$$

Алгоритм обчислення сум парних добутоків для послідовностей, в яких  $j$ -і операнди від одного обчислення до іншого змінюються у межах  $h$  молодших розрядів плюс знаковий розряд, запишеться так:

$$Z_j = \sum_{j=1}^m A_j B_j = Z_{j-1} + \sum_{j=1}^m P_{j,0} + \sum_{l=1}^j 2^{-(n-r-1+l)} P_{j,l}, \quad (15)$$

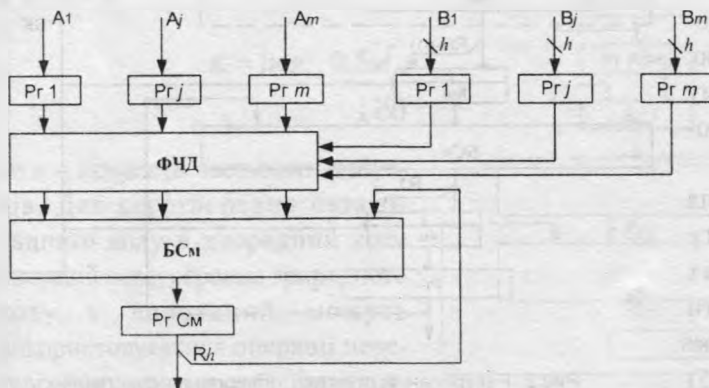
де  $Z_{j-1}$  –  $j-1$ -й результат обчислення сум парних добутоків,  $P_{j,0}$ ,  $P_{j,l}$  – часткові добутки, сформовані відповідно для знакового та  $l$ -го розрядів множників.

## 2. Структури пристроїв для обчислення сум парних добутоків

Проведений аналіз алгоритмів обчислення сум парних добутоків показав, що основними шляхами підвищення швидкодії НВІС-реалізацій таких алгоритмів є [9–11]:

- зменшення часу формування часткових добутоків;
- зменшення кількості всіх часткових добутоків;
- збільшення кількості часткових добутоків, що формуються одночасно;
- врахування величини зміни значень вхідних даних;
- зменшення часу підсумовування часткових добутоків.

Існують два основні підходи до НВІС-реалізацій обчислення сум парних добутоків [4]: перший ґрунтується на послідовному формуванні та додаванні із відповідним зсувом часткових добутоків, другий – на паралельному формуванні та підсумовуванні всіх часткових добутоків. При першому підході обчислення сум парних добутоків повинно здійснюватися за декілька ітерацій на пристрої рекурсивного типу, структурною особливістю якого є



якого є присутність обернених зв'язків. Структура пристрою обчислення сум парних добутоків рекурсивного типу для випадку, коли множники надходять по  $h$  розрядів, починаючи з молодших, наведено на рис. 1.

Основними компонентами такого пристрою є: регістри  $Pr$ , формувач

Рис. 1. Рекурсивний пристрій обчислення сум парних добутоків

часткових добутоків ФЧД і багатовходовий суматор БСм. У кожному такті роботи такого пристрою формуються часткові добутки для  $h$  розрядів всіх множників та їх додавання із попередньою сумою, зсунутою на  $h$  розрядів вправо. Для формування часткових добутоків можуть використовуватися як алгоритм з аналізом одного розряду, так і модифікований алгоритм Бута. Для обчислення суми парних добутоків необхідна кількість тактів визначається такою формулою:

$$s = \lceil \frac{n}{h} \rceil \tag{16}$$

Менше тактів необхідно для обчислення суми парних добутоків за алгоритмом, який враховує величину зміни значень операндів (15). Структуру пристрою обчислення сум парних добутоків рекурсивного типу для реалізації такого алгоритму наведено на рис. 2. Часткові добутки у цьому пристрої формуються за формулами (11) і (12). Обчислення суми парних добутоків у такому пристрої виконується за  $r+1$  тактів.

Структуру пристрою обчислення сум парних добутоків нерекурсивного типу з паралельним формуванням та підсумовуванням часткових добутоків наведено на рис. 3, де БК – блок керування.

Кількість часткових добутоків, які формуються на виході ФЧД, визначається формулою:

$$u_1 = m \lceil \frac{n}{c} \rceil, \tag{17}$$

де  $c$  – кількість розрядів, що аналізуються для формування часткового добутку.

Паралельна реалізація алгоритму обчислення сум парних добутоків(15), який враховує величину зміни значень операндів, дозволяє зменшити кількість часткових добутоків. Структуру пристрою, суми парних добутоків в якому обчислюються за таким алгоритмом, наведено на рис. 4.

У цьому пристрої для отримання результату обчислення сум парних добутоків необхідно сформувати  $r + 1$  частковий добуток. Збільшення в алгоритмі (15) кількості розрядів, що

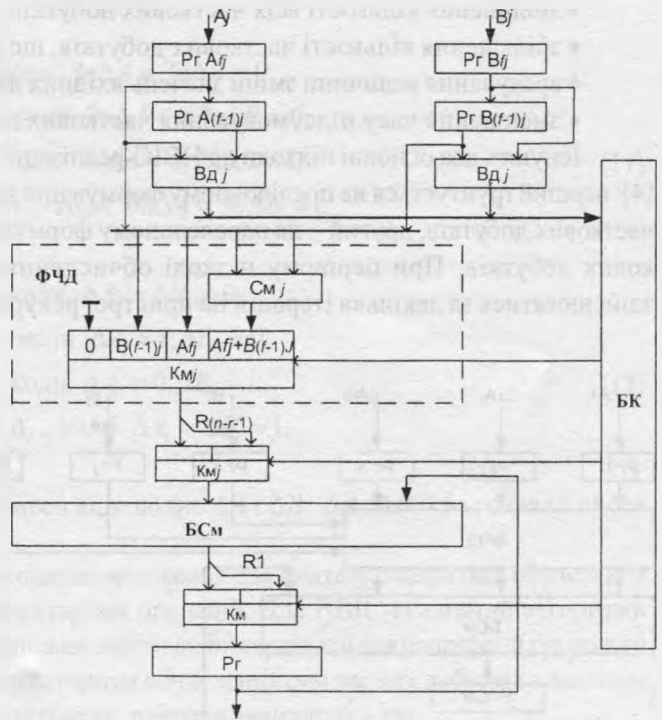


Рис.2. Рекурсивний пристрій обчислення сум парних добутоків з врахуванням величини зміни значень операндів

аналізуються для формування часткового добутку, дозволяє зменшити кількість часткових добутків [11].

Другим основним параметром, який впливає на швидкодію розглянутих пристроїв, є підсумовування часткових добутків, яке здійснюється за допомогою багатовходових

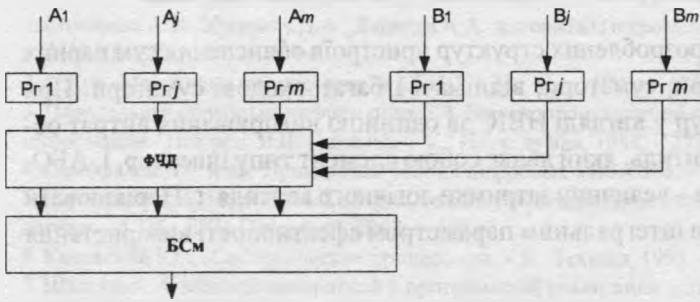


Рис.3. Паралельний пристрій обчислення сум парних добутків

суматорів. Одним із методів ефективної реалізації підсумовування часткових добутків є його реалізація як єдиного неперервного процесу додавання з врахуванням одиниць переносів тільки на заключних етапах отримання результатів [10].

За цим методом підсумо-

вування здійснюється шляхом перетворення багаторядного коду в дворядний, базовою операцією якого може бути операція перетворення трирядного коду в дворядний:

$$E = \begin{matrix} C_{(j-1)1} \dots C_{(j-1)(n-1)} C_{(j-1)n} \\ + \\ C_{j1} \dots C_{j(n-1)} C_{jn} \\ + \\ C_{(j+1)1} \dots C_{(j+1)(n-1)} C_{(j+1)n} \end{matrix} = \begin{matrix} 0 S_1 \dots S_{n-1} S_n \\ + \\ P_0 P_1 \dots P_{n-1} 0 \end{matrix} \quad (18)$$

Перетворення трирядного коду в дворядний здійснюється за допомогою шару однорозрядних суматорів, що не зв'язані між собою. Для зменшення часу додавання шари однорозрядних суматорів необхідно об'єднати за принципом дерева Уоллеса [4]. Кількість шарів однорозрядних суматорів для обчислення макрооперації групового підсумовування визначається за формулою:

$$K = \lceil \log_{1.5} 0,5u \rceil, \quad (19)$$

де  $u$  – кількість часткових добутків. Для перетворення багаторядного коду в дворядний крім операцій перетворення трирядного коду в дворядний можуть використовуватися операції перетворення семирядного і п'ятнадцятирядного коду в дворядний.

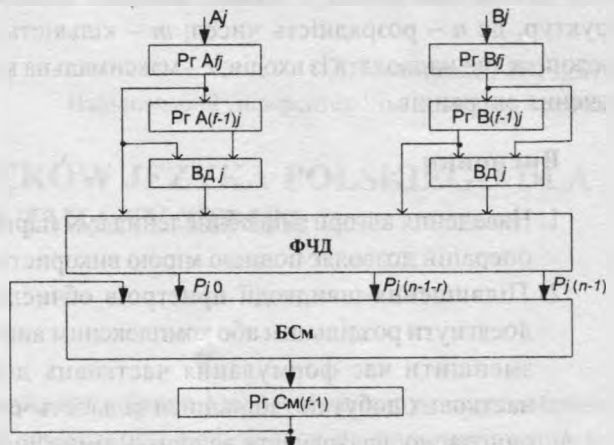


Рис.4. Паралельний пристрій обчислення сум парних добутків з врахуванням величини зміни значень операндів

Використання таких операцій дозволить зменшити час підсумовування. Вибір операцій для перетворення багаторядного коду в дворядний визначається кількістю операндів, які необхідно додати.

### 3. Оцінка структур пристроїв обчислення сум парних добутоків

Основними елементами розроблених структур пристроїв обчислення сум парних добутоків є реєстри, комутатори, суматори, віднімачі і багатовходові суматори. При реалізації розроблених структур у вигляді НВІС за одиницю вимірювання витрат обладнання візьмемо логічний вентиль, який являє собою елемент типу інвертор, І, АБО, а для оцінки часових параметрів – величину затримки логічного вентиля  $\tau$ . Порівнювати розроблені структури будемо за інтегральним параметром ефективності використання обладнання  $E$ .

Аналітичні вирази для оцінки основних характеристик пристроїв обчислення сум парних добутоків

Тип ПС	Затрати обладнання (вентилів)	Час обчислення ( $\tau$ - вентиля)	Ефективність використання Обладнання
Рис. 1	$W_1 = m[7(n+h) + n^2 + 19n]$	$t_1 = s(7 + 7 \log_2 n \log_2 m)$	$E_1 = 1 / m s [7(n+h) + n^2 + 19n] (7 + 7 \log_2 n \log_2 m)$
Рис. 2	$W_2 = 104mn + 7m(r+1) + 9n$	$t_2 = 16 + 16 \log_2 n + 7 \log_2 m$	$E_2 = 1 / [104mn + 7m(r+1) + 9n] [16 + 16 \log_2 n + 7 \log_2 m]$
Рис. 3	$W_3 = 19mn^2 + 14mn$	$t_3 = 4 + 7 \log_2 n \log_2 m$	$E_3 = 1 / [19mn^2 + 14mn] [4 + 7 \log_2 n \log_2 m]$
Рис. 4	$W_4 = 18mnr + 64mn + 8mr$	$t_4 = 13 + 14 \log_2 n + 7 \log_2 m$	$E_4 = 1 / [18mnr + 64mn + 8mr] [13 + 14 \log_2 n + 7 \log_2 m]$

Для оцінки характеристик розроблених структур пристроїв обчислення сум парних добутоків використаємо дані про витрати та величину затримки основних компонентів, які наведені в [12]. На підставі цих даних для кожної з розроблених структур (рис. 1, 2, 3 і 4) отримаємо аналітичні вирази розрахунку витрат обладнання, часу та ефективності використання обладнання. У таблиці наведено аналітичні вирази для оцінки розроблених структур, де  $n$  – розрядність чисел;  $m$  – кількість операндів;  $h$  – кількість розрядів множника, що надходять із входів;  $r$  – максимальна кількість розрядів, на які змінюється значення операндів.

### Висновки

1. Наведення алгоритмів обчислення сум парних добутоків у базисі елементарних операцій дозволяє повною мірою використати можливості НВІС-технології.
2. Підвищення швидкодії пристроїв обчислення сум парних добутоків можна досягнути роздільним або комплексним використанням методів, які дозволяють: зменшити час формування часткових добутоків; зменшити кількість всіх часткових добутоків; збільшити кількість часткових добутоків, що формуються одночасно; враховувати величину зміни значень вхідних даних; зменшити час підсумовування часткових добутоків.



3. Найефективнішими за використанням обладнання є пристрої, що реалізують алгоритми обчислення сум парних добутоків з врахуванням величин зміни значень операндів, структура яких налаштовується до інтенсивності надходження даних.

1. Солонина А.И., Улахович Д.А., Яковлев А.А. Алгоритмы и процессоры цифровой обработки сигналов. – СПб: БХВ-СПб, 2001. – 464 с.
2. С.Кун. Матричные процессоры на СБИС. – М.: Мир, 1991. – 672 с.
3. Параллельная обработка информации. Т.4. Высокопроизводительные системы параллельной обработки информации / Под ред. В.В. Грицыка. – К.: Наук. думка, 1988. – 272 с.
4. Самофалов К.Г. и др. Прикладная теория цифровых автоматов. – К: Вища шк., 1987. – 375 с.
5. Грушицкий Р.И., Мурсаев А.Х., Угрюмов Е.П. Проектирование систем на микросхемах программируемой логики. – СПб.: БХВ-Петербург, 2002. – 608 с.
6. Каневский Ю.С. Систематические процессоры. – К.: Техніка, 1991. – 173 с.
7. Шальто А.А. Методы аппаратной и программной реализации алгоритмов. – СПб.: Наука, 2000. – 780 с.
8. Цмоць І.Г. Особливості проектування спеціалізованих комп'ютерних систем для обробки інтенсивних потоків інформації // Збірник наук. праць ІПМЕ НАН України: "Моделювання та інформаційні технології". – К., 1999. – Вип. 8. – С. 143–149.
9. Цмоць І.Г. Алгоритми і структури ВІС перемножувача комплексних чисел // Вісник Держ. ун-ту "Львівська політехніка". – 1998. – № 237. – С. 231–240.
10. Цмоць І. Г. Алгоритмічні операційні пристрої для обчислення базових операцій алгоритмів швидкого перетворення Фур'є комплексної послідовності // Збірник наукових праць Інституту проблем моделювання в енергетиці НАН України. – 1999. – Вип. 2. – С. 159–173.
11. Карцев М.А., Брик В.А. Вычислительные системы и синхронная арифметика. – М., 1981. – 359 с.
12. Цмоць І.Г. Принципи розробки і оцінка основних характеристик високопродуктивних процесорів на надвеликих інтегральних схемах // Вісник Держ. ун-ту "Львівська політехніка". – 1998. – № 349. – С. 5–11.

**Z.Szymanski, R.Figura**

Національний університет "Львівська політехніка"

## KLASYFIKACJA DŹWIĘKÓW JEZYKA POLSKIEGO DLA ZADAŃ ZMIANY TEMPА

© Szymanski Z., Figura R., 2003

### 1. Wstęp

Mowa jest dźwiękową formą języka naturalnego, który w tradycyjnym ujęciu stanowi w obrębie określonej (narodowości) społeczności kod służący do porozumiewania się pomiędzy ludźmi. W dobie gwałtownego rozwoju nauk cybernetycznych ta tradycyjna definicja