

А.О. Мельник¹, Н.М. Ліщина²¹Національний університет “Львівська політехніка”,
кафедра електронно-обчислювальних машин²Луцький інститут розвитку людини університету “Україна”,
кафедра комп’ютерних технологій

СТРУКТУРА ТА ХАРАКТЕРИСТИКИ ВЕКТОРНОЇ ПАМ’ЯТІ З ВПОРЯДКОВАНИМ ДОСТУПОМ НА ОСНОВІ НАЛАШТОВУВАНОЇ СОРТУВАЛЬНОЇ МЕРЕЖІ

© Мельник А.О., Ліщина Н.М., 2011

Запропоновано основні типи структур пам’яті з впорядкованим доступом на основі налаштовуваної сортувальної мережі. Оцінено час налаштування цих типів пам’яті з впорядкованим доступом, час записування та зчитування вектора даних, а також затрат обладнання на реалізацію розроблених типів пам’яті з впорядкованим доступом.

Ключові слова: пам’ять, впорядкований доступ, пам’ять з впорядкованим доступом.

The basic types of ordered access memory structures based on customizable sorting network are proposed. The estimation of customizing time of these memory types, writing and reading time and cost of equipment to implement the developed types of ordered access memory is performed.

Key words: memory, ordered access, ordered access memory.

Вступ

Пам’ять використовують для зберігання інформації та забезпечення обміну нею між пристроями комп’ютера. Вона має визначальний вплив на технічні характеристики комп’ютера. Тому існує потреба в покращенні технічних характеристик та функціональних можливостей пам’яті.

Огляд літературних джерел

Серед сучасних напрямів покращення характеристик пам’яті передусім потрібно відзначити роботи з забезпечення паралельного доступу до даних в пам’яті та виконання операцій впорядкування векторних, які зберігаються в пам’яті [1,2]. Такі функції повною мірою забезпечує лише пам’ять з впорядкованим доступом (ПВД), в якій здійснюється доступ до даних у програмно встановленому порядку, тобто індекс, який надходить у пам’ять разом з даним, або під час його зчитування, вказує місце даного у вихідному масиві. У деяких роботах останніх років були вирішені проблеми розроблення методів побудови цієї пам’яті, принципів її структурної організації та визначення її місця серед інших типів пам’яті. Зокрема були досліджені проблеми організації пам’яті, розроблені критерії порівняння різних типів пам’яті та показано, що ПВД є найефективнішою для роботи з масивами даних, а також були розроблені методи побудови та структурної організації пам’яті з впорядкованим доступом на основі сортувальної мережі [3–5]. У роботі [6] запропоновано алгоритми впорядкування даних за значенням їх індексів, інтерфейс паралельної пам’яті з впорядкованим доступом та розроблено структуру паралельної пам’яті з впорядкованим доступом на основі налаштовуваної сортувальної мережі (ПВДН). Проведено дослідження структури та технічних характеристик векторної ПВДН та її порівняння з іншими типами пам’яті. У роботі [7] запропоновано метод побудови векторної пам’яті з впорядкованим доступом на основі налаштовуваної сортувальної мережі.

Постановка задачі

Хоча протягом останніх років ПВДН була доволі ґрунтовно досліджена, існує низка проблемних питань її побудови.

Так, часто виникає потреба в простіших її варіантах, коли впорядковується не матриця, а вектор даних, або з виходу зчитується не матриця, а вектор даних. При цьому можливі різні варіанти надходження вхідних даних та зчитування вихідних даних. Перерахуємо ці варіанти:

- варіант “рядок - рядок” – до ПВДН надходить рядок вхідних даних

$$| ID_0, ID_1, \dots ID_{l-1} | \quad (1)$$

та зчитується рядок вихідних даних

$$| OD_0, OD_1, \dots OD_{n-1} | ; \quad (2)$$

- варіант “рядок - стовпець” – до ПВДН надходить рядок вхідних даних (1) та зчитується стовпець вихідних даних

$$\begin{pmatrix} OD_0 \\ OD_1 \\ \dots \\ OD_{m-1} \end{pmatrix} ; \quad (3)$$

- варіант “рядок - матриця” – до ПВДН надходить рядок вхідних даних (1) та зчитується матриця вихідних даних

$$\begin{pmatrix} OD_0, & OD_1, & \dots & OD_{m-1} \\ OD_m, & OD_{m+1}, & \dots & OD_{2m-1} \\ \dots & & & \\ OD_{n-m}, & OD_{n-m+1}, & \dots & OD_{n-1} \end{pmatrix} ; \quad (4)$$

- варіант “стовпець - рядок” – до ПВДН надходить стовпець вхідних даних

$$\begin{pmatrix} ID_0 \\ ID_1 \\ \dots \\ ID_{k-1} \end{pmatrix} , \quad (5)$$

та зчитується рядок вихідних даних (2);

- варіант “стовпець - стовпець” – до ПВДН надходить стовпець вхідних даних (5) та зчитується стовпець вихідних даних (3);

- варіант “матриця - рядок” – до ПВДН надходить матриця вхідних даних

$$\begin{pmatrix} ID_0 & ID_1 & \dots & ID_{k-1} \\ ID_k & ID_{k+1} & \dots & ID_{2k-1} \\ \dots & & & \\ ID_{l-k} & ID_{l-k+1} & \dots & ID_{l-1} \end{pmatrix} , \quad (6)$$

та зчитується рядок вихідних даних;

- варіант “стовпець - матриця” – до ПВДН надходить стовпець вхідних даних (5) та зчитується матриця вихідних даних (4);

- варіант “матриця - стовпець” – до ПВДН надходить матриця вхідних даних (6) та зчитується стовпець вихідних даних (2).

Базуючись на ньому, розглянемо основні варіанти ПВДН з позиції їх структурної організації та технічних характеристик, з врахуванням перерахованих вище варіантів надходження вхідних даних та зчитування вихідних даних.

1. Структурна організація векторної пам'яті з впорядкованим доступом на основі налаштовуваної сортувальної мережі

1.1. ПВДН типу “рядок - рядок”

Оскільки дані надходять у вигляді рядка, їх індекси відразу можна впорядкувати в HCM, після чого впорядкувати дані та записати до ПВДН. При цьому індекси до пам'яті записувати не потрібно. Структура ПВДН даного типу показана на рис.1а.

У режимі налаштування на налаштовуваній сортувальній мережі HCM здійснюється впорядкування індексів у векторі індексів вхідних даних $|ID_0, ID_1, \dots, ID_{l-1}|$, тобто формування вектора $|SV_0, SV_1, \dots, SV_{l-1}|$, відповідно до якого у режимі впорядкування здійснюється перестановка даних у векторі вхідних даних $|ID_0, ID_1, \dots, ID_{l-1}|$, після чого вони записуються до регістрів Pr_0-Pr_{n-1} сигналом запису W . Час запису даних до ПВДН визначається сумарним часом виконання операцій впорядкування індексів та перестановки даних в сортувальній мережі. Вектор вихідних даних $|OD_0, OD_1, \dots, OD_{n-1}|$ зчитується з регістрів Pr_0-Pr_{n-1} сигналом зчитування R .

1.2. ПВДН типу “рядок - стовпець”

Нехай до ПВДН записують рядок вхідних даних (1) в режимі впорядкування паралельно після надходження вектора їх індексів

$$|ID_0, ID_1, \dots, ID_{l-1}| \quad (6)$$

в режимі налаштування, тобто $k=1, l=L, i$ на вихід ПВДН паралельно зчитують стовпець вихідних даних (3), тобто $m=M, n=1$. Отже, в ПВДН рядок перетвориться в стовпець. В цьому випадку до ПВДН за один такт сигналом W записуються l даних, а потім за m тактів зчитуються m даних (у кожному такті одне дане), причому $m=1$. Така ПВДН може бути реалізована в кількох варіантах. Один із варіантів – побудова ПВДН на базі схеми, показаної на рис.1а, якщо її виходи об'єднати спільною шиною та додати лічильник L , який підраховує сигнали зчитування R та вказує з якого номера вихідного регістра на якому номері сигналу зчитування R дозволяється зчитування (рис. 1, б).

1.3. ПВДН типу “рядок - матриця”

Нехай до ПВДН записують рядок вхідних даних (1) в режимі впорядкування паралельно після надходження вектора їх індексів (6), тобто $k=1, l=L, i$ на вихід ПВДН зчитують вектор вихідних даних (3) у вигляді матриці групами по m даних (4).

Отже, в цій ПВДН рядок перетвориться в матрицю, тобто $m=M, n=N$. У цьому разі схема ПВДН збігається з показаною на рис. 1, б, з тією відмінністю, що із вихідних регістрів одночасно зчитують m чисел (рис. 2, а). Для цього вихідні регістри поділено на групи по m регістрів $Pr_0-Pr_{m-1}, Pr_m-Pr_{2m-1}, \dots, Pr_{n-m}-Pr_{n-1}$ та виходи кожного i -го регістра, де $i=(j) \bmod m, j=0,1,\dots,n$ об'єднані спільною шиною. Лічильник L підраховує сигнали зчитування R та вказує, з якого номера вихідного регістра на якому номері сигналу зчитування R дозволяється зчитування.

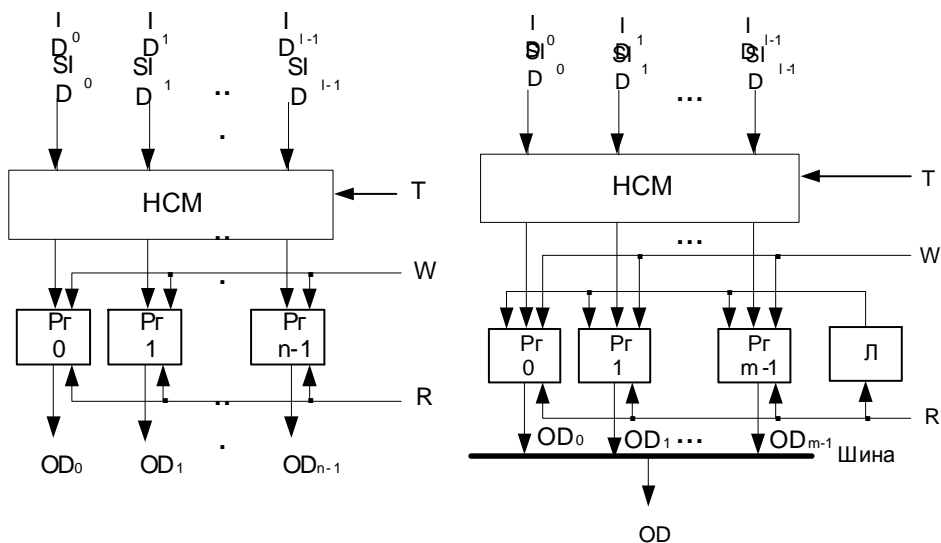


Рис. 1. Структура ПВДН типу “рядок - рядок” (а) та “рядок - стовпець” (б)

1.4. ПВДН типу “матриця - рядок”

Нехай до ПВДН записують вектор вхідних даних у вигляді матриці групами по k даних (6), які надходять після вектора своїх індексів

$$\left(\begin{array}{cccc} \text{SID}_0 & \text{SID}_1 & \dots & \text{SID}_{k-1} \\ \text{SID}_k & \text{SID}_{k+1} & \dots & \text{SID}_{2k-1} \\ \dots & \dots & \dots & \dots \\ \text{SID}_{l-k} & \text{SID}_{l-k+1} & \dots & \text{SID}_{l-1} \end{array} \right), \quad (8)$$

тобто $k=K$, $l=L$, i на вихід ПВДН зчитують паралельно рядок вихідних даних (2), тобто $m=1$, $n=N$. При цьому $L=N$.

Структура ПВДН цього типу (рис. 2, б) містить згруповані по k регістрів вхідні регістри $\text{Pr}_0\text{-Pr}_{k-1}$, $\text{Pr}_k\text{-Pr}_{2k-1}$, ... $\text{Pr}_{l-k}\text{-Pr}_{l-1}$ для зберігання даних та індексів, до яких спочатку в режимі налаштування індекси, а пізніше в режимі впорядкування дані записують групами, після чого проводиться впорядкування даних за величиною їх індексів на налаштовуваній сортувальній мережі HCM.

У режимі налаштування сигналом запису W індекси вхідних даних запишуться в відповідні регістри, причому місце запису індексів вказується сигналом з виходу лічильника L , який формує сигнали дозволу запису. Цей лічильник спочатку перебуває в стані “0” та дозволяє запис першої групи індексів даних до регістрів $\text{Pr}_0\text{-Pr}_{k-1}$, після надходження першого сигналу запису W переходить в стан “1” та дозволяє запис другої групи індексів даних до регістрів $\text{Pr}_k\text{-Pr}_{2k-1}$, після надходження другого сигналу запису W переходить в стан “2” та дозволяє запис третьої групи індексів даних до регістрів $\text{Pr}_{2k}\text{-Pr}_{3k-1}$, і так до запису l/k -ї групи індексів даних до регістрів $\text{Pr}_{l-k}\text{-Pr}_{l-1}$.

Пізніше вхідні дані в режимі впорядкування запишуться в відповідні регістри аналогічно як це було з їх індексами та впорядковуються у налаштовуваній сортувальній мережі HCM та надійдуть на входи вентилів B_0, B_1, \dots, B_{m-1} . З виходів цих вентилів вихідні дані OD_0, OD_1, OD_{m-1} під час надходження сигналу зчитування R будуть подані на вихідну шину.

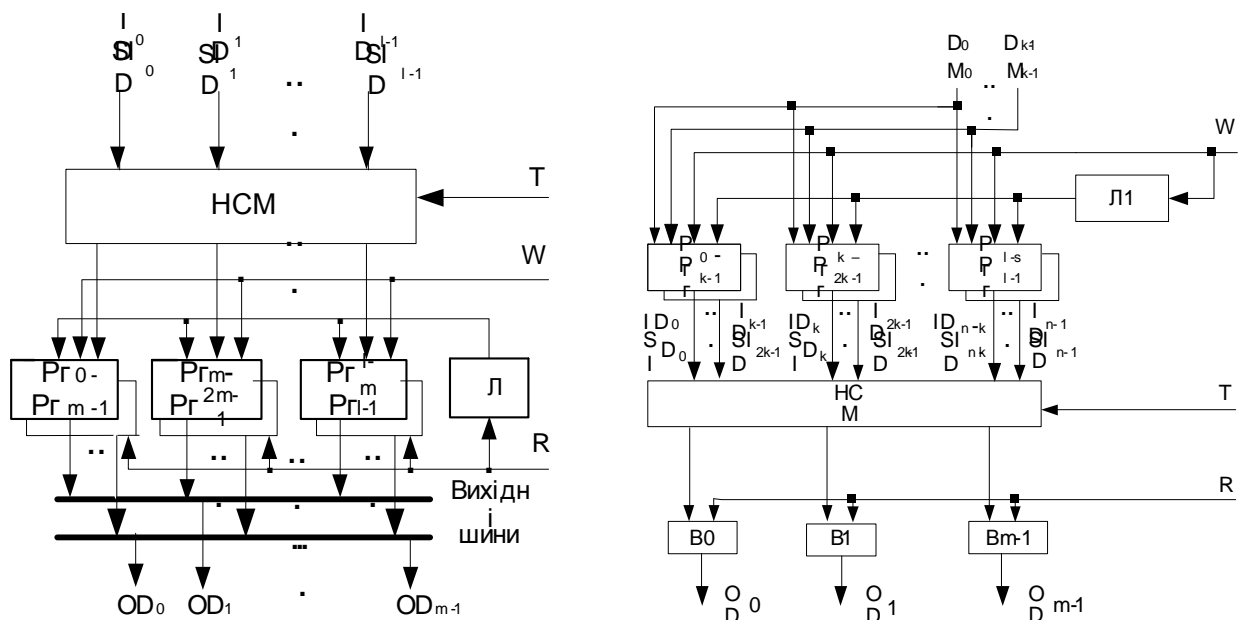


Рис. 2. Структура ПВДН типу “рядок – матриця” (а) та “матриця - рядок” (б).

1.5. ПВДН типу “стовпець - рядок”

Нехай до ПВДН записують стовпець вхідних даних (5) в режимі впорядкування послідовно після надходження стовпця індексів вхідних даних

$$\begin{pmatrix} SID_0 \\ SID_1 \\ \dots \\ SID_{k-1} \end{pmatrix}, \quad (9)$$

тобто $k=K, l=1, i$ на вихід ПВДН паралельно зчитують рядок вихідних даних (3), тобто $m=1, n=N$. При цьому $K=N$.

Структура ПВД цього типу (рис.3а) містить вхідні регістри $Pr_0 - Pr_{k-1}$ для зберігання даних та індексів, до яких дані і індекси записують поодинці, тобто послідовно, а потім проводиться впорядкування даних за величиною їх індексів, використовуючи налаштовувану сортувальну мережу HCM.

Сигналами запису W індекси вхідних даних в режимі налаштування запишуться в відповідні регістри, причому місце запису вказується сигналом з виходу лічильника L , який формує сигнали дозволу запису. Цей лічильник спочатку перебуває в стані “0” та дозволяє запис індексів першого даного до регістра Pr_0 , після надходження першого сигналу запису W переходить в стан “1” та дозволяє записувати індекси другого даного до регістра Pr_1 , після надходження другого сигналу запису W переходить в стан “2” та дозволяє записувати індекси третього даного до регістра Pr_3 і так до запису індексів k -го даного до регістра Pr_{k-1} . Після цього сигналом T в тригерах налаштовуваної сортувальної мережі HCM фіксується її стан для заданого вектора індексів.

Пізніше вхідні дані в режимі впорядкування запишуться в відповідні регістри аналогічно як це було з їх індексами та впорядкуються у налаштовуваній сортувальній мережі HCM, та надійдуть на входи вентилів $B_0, B_1 \dots B_{n-1}$. З виходів цих вентилів вихідні дані OD_0, OD_1, OD_{n-1} під час надходження сигналу зчитування R будуть подані на вихідну шину.

1.6. ПВДН типу “стовпець - матриця”

Нехай до ПВДН записують стовпець вхідних даних (4), які надходять послідовно в режимі впорядкування після послідовного надходження в режимі налаштування стовпця індексів вхідних даних (9), тобто $k=K, l=1, i$ на вихід ПВДН зчитують вектор вихідних даних (2) групами по m даних (4). Отже, в цій ПВДН рядок перетвориться в матрицю, тобто $m=M, n=N$. При цьому $K=N$.

Структура ПВДН цього типу (рис. 3, б) містить вхідні регістри $Pr_0 - Pr_{k-1}$ для зберігання даних та індексів, до яких дані і індекси записують поодинці, тобто послідовно, а потім проводиться впорядкування даних за величиною їх індексів, використовуючи для налаштувань сортувальну мережу HCM.

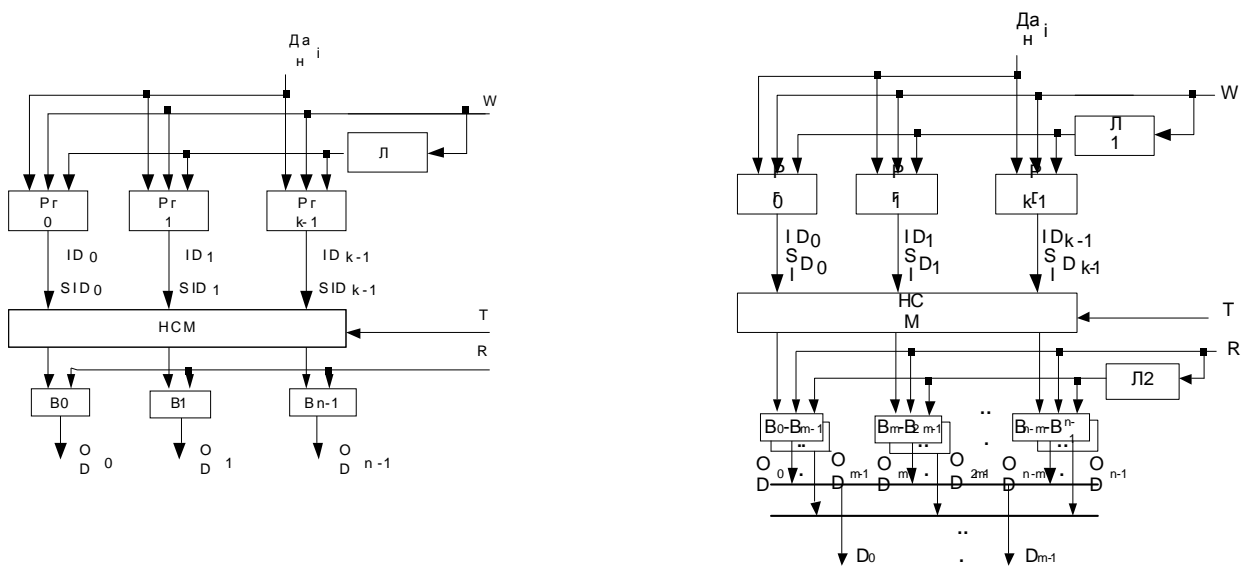


Рис. 3. Структура ПВДН типу “стовпець - рядок” (а) та “стовпець - матриця” (б)

Сигналами запису W індекси вхідних даних в режимі налаштування запишуться в відповідні регістри, причому місце запису вказується сигналом з виходу лічильника Л1, який формує сигнали дозволу запису. Цей лічильник спочатку перебуває в стані "0" та дозволяє записати індекси першого даного до регістра R_0 , після надходження першого сигналу запису W переходить в стан "1" та дозволяє записувати індекси другого даного до регістра R_1 , після надходження другого сигналу запису W переходить в стан "2" та дозволяє записати індекси третього даного до регістра R_2 і так до запису індекси k -го даного до регістра R_{k-1} . Після цього сигналом T в тригерах налаштовуваної сортувальної мережі НСМ фіксується її стан для заданого вектора індексів.

Пізніше вхідні дані в режимі впорядкування запишуться в відповідні регістри аналогічно як це було з їх індексами та впорядковуються у налаштовуваній сортувальній мережі НСМ. З ПВДН цього типу одночасно зчитують m чисел, для чого на її виході включено вентиля, які поділено на групи по m вентилів B_0-B_{m-1} , B_m-B_{2m-1} , ... $B_{n-m}-B_{n-1}$ та виходи кожного i -го вентиля, де $i=(j) \bmod m$, $j=0,1,\dots,n$ об'єднані спільною шиною. Лічильник Л2 підраховує сигнали зчитування R та вказує, з якого номера вентиля, на якому номері сигналу зчитування R , дозволяється зчитування. З виходів цих вентилів вихідні дані OD_0 , OD_1 , OD_{m-1} під час надходження сигналу зчитування R будуть подані на відповідну вихідну шину.

2. Технічні характеристики векторної пам'яті з впорядкованим доступом на основі налаштовуваної сортувальної мережі

Оцінимо технічні характеристики наведених вище варіантів векторної ПВДН. До цих характеристик належать такі:

- час T_T налаштування ПВДН,
- час T_W записування вектора даних до ПВДН,
- час T_R зчитування вектора даних з ПВДН,
- затрати Q обладнання на реалізацію ПВДН.

У таблиці наведено вирази для розрахунку названих технічних характеристик для наведених вище варіантів векторної ПВДН.

Типи ПВДН	Час налаштування	Час запису вектора даних	Час зчитування вектора даних	Затрати обладнання на реалізацію ПВДН
Рядок - рядок	$T_T = t_{НСМ}^H + t_{WT_T}$	$T_W = t_{НСМ}^B + t_{WP_T}$	$T_R = t_{RP_T}$	$Q = Q_{НСМ} + nQ_{P_T}$
Рядок - стовпець	$T_T = t_{НСМ}^H + t_{WT_T}$	$T_W = t_{НСМ}^B + t_{WP_T}$	$T_R = mt_{RP_T}$	$Q = Q_{НСМ} + nQ_{P_T} + Q_{CT}$
Рядок - матриця	$T_T = t_{НСМ}^H + t_{WT_T}$	$T_W = t_{НСМ}^B + t_{WP_T}$	$T_R = (n/m) t_{RP_T}$	$Q = Q_{НСМ} + nQ_{P_T} + Q_{CT}$
стовпець - рядок	$T_T = kt_{WP_T} + t_{НСМ}^H + t_{WT_T}$	$T_W = kt_{WP_T}$	$T_R = t_B$	$Q = Q_{НСМ} + kQ_{P_T} + nQ_B$
стовпець - матриця	$T_T = kt_{WP_T} + t_{НСМ}^H + t_{WT_T}$	$T_W = kt_{WP_T}$	$T_R = (n/m)t_B$	$Q = Q_{НСМ} + kQ_{P_T} + nQ_B$
матриця - рядок	$T_T = (l/k)t_{WP_T} + t_{НСМ}^H + t_{WT_T}$	$T_W = (l/k)t_{WP_T}$	$T_R = t_B$	$Q = Q_{НСМ} + lQ_{P_T} + mQ_B$

У таблиці використано такі позначення: $t_{НСМ}^H$ – затримка НСМ в режимі налаштування, t_{WT_T} – час запису до тригера, $t_{НСМ}^B$ – затримка НСМ в режимі впорядкування, t_{WP_T} – час запису до регістра, t_B – затримка у вихідному вентилі, $Q_{НСМ}$ – затрати обладнання на налаштовувану сортувальну мережу НСМ, Q_{P_T} – затрати обладнання на регістр, Q_{CT} – затрати обладнання на лічильник, Q_B – затрати обладнання на вихідні вентиля, l – кількість вхідних даних, що надходять до ПВДН одночасно, k – розмір вектора вхідних даних, n – розмір вектора вихідних даних, m – кількість одночасно зчитуваних вихідних даних.

Використовуючи вирази з таблиці, можемо розрахувати технічні характеристики вибраної для реалізації ПВДН.

Висновки

1. Запропоновано основні типи структур пам'яті з впорядкованим доступом на основі налаштовуваних сортувальних мереж. Розглянуто структури різних типів пам'яті з впорядкованим доступом для варіантів записування та зчитування даних в рядку, стовпці та матриці.

2. Проведена оцінка часу налаштування пам'яті з впорядкованим доступом, часу запису та зчитування вектора даних пам'яті з впорядкованим доступом для варіантів запису та зчитування даних в рядку, стовпці та матриці.

3. Проведена оцінка затрат обладнання на реалізацію розроблених типів пам'яті з впорядкованим доступом.

4. Використовуючи отримані вирази можна розрахувати технічні характеристики вибраної для реалізації пам'яті з впорядкованим доступом на основі налаштовуваної сортувальної мережі.

1. Мельник А.О. Вимоги до пам'яті спеціалізованих процесорів / Мельник А.О., Аль Равашдех Д.Х., Мохаммад Аль Хабабсах // Науково-технічний журнал "Радіоелектронні і комп'ютерні системи". – Харків: Нац. аерокосм. Ун-т ім М.Є. Жуковського "ХАІ", 2009. – № 6 (40). – С. 213–216. 2. Мельник А.О. Архітектура комп'ютера / А. О. Мельник. – Луцьк: Волинська обл. друк, 2008. – 470 с. 3. Мельник А.О. Принципи побудови буферної сортувальної пам'яті / А.О. Мельник // Вісник Держ. ун-ту "Львівська політехніка" "Комп'ютерна інженерія та інформаційні технології". – Львів: Нац. ун-т "Львівська політехніка", 1996. – № 307. – С. 65–71. 4. Мельник А.О. Спеціалізовані комп'ютерні системи реального часу / А.О. Мельник. – Львів: Вид-во Нац. ун-ту "Львівська політехніка", 1996. – 60 с. 5. Мельник А.О. Структурна організація пам'яті з впорядкованим доступом на основі сортувальних мереж / А.О. Мельник, Д.Х. Аль Равашдех // Наук.-техн. журн. "Радіоелектронні і комп'ютерні системи". – Харків: Нац. аерокосм. ун-т ім М.Є. Жуковського "ХАІ", 2010. – № 6 (47). – С. 15-19. 6. Мельник А.О. Паралельна пам'ять з впорядкованим доступом на основі налаштовуваної сортувальної мережі / А.О. Мельник, Н.М. Ліщина // Журн. "Комп'ютерні системи та компоненти". – Чернівці: Нац. ун-т ім. Ю. Федьковича, 2011. 7. Мельник А.О. Векторна пам'ять з впорядкованим доступом / А.О. Мельник, Н.М. Ліщина // Матер. V Міжнар. наук. конф. "Сучасні комп'ютерні системи та мережі: розробка та використання". – 29 вересня–1 жовтня 2011 р., Львів, 2011. – С. 14–17.